

This Page Is Inserted by IFW Operations
and is not a part of the Official Record

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

IMAGES ARE BEST AVAILABLE COPY.

**As rescanning documents *will not* correct images,
please do not report the images to the
Image Problems Mailbox.**

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 04-123525

(43)Date of publication of application : 23.04.1992

(51)Int.Cl.

H03M 13/12
H04L 1/00
H04L 25/02
H04L 29/14

(21)Application number : 02-242672

(71)Applicant : NIPPON TELEGR & TELEPH
CORP <NTT>

(22)Date of filing : 14.09.1990

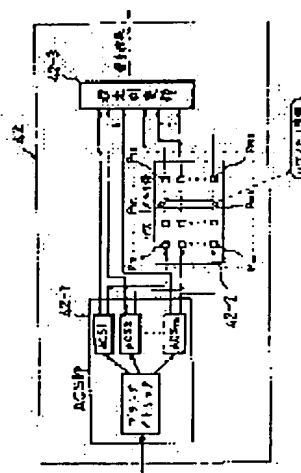
(72)Inventor : HONDA SHUNJI
KUBOTA SHUJI
MORIKURA MASAHIRO
KATO SHUZO

(54) LINE QUALITY DETECTING METHOD

(57)Abstract:

PURPOSE: To detect line quality with high accuracy and a small circuit scale by sending a full state coincidence signal when all states of an extracted path memory are coincident and counting the number of full state coincidence signals for a prescribed time so as to detect the line quality.

CONSTITUTION: A Viterbi decoder 42 consists of an ACS section 42-1, a path memory section 42-2, and a maximum likelihood discrimination section 42-3, and the path memory section 42-2 updates the state of path memories P11-Pmx according to a path selection signal from the ACS section 42-1. When the states of all path memories of the n-th stage of the path memory section 42-2 are coincident with each other, a full state coincidence signal is sent. Then the line quality is detected by counting the number of the full state coincidence signals for a prescribed time. Thus, the line quality is detected with high accuracy and a small circuit scale.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

500P0047 ISR 3113J
(99/8082) (2)

⑩ 日本国特許庁(JP)

⑪ 特許出願公開

⑫ 公開特許公報(A)

平4-123525

⑬ Int. Cl.⁵

H 03 M 13/12
H 04 L 1/00

識別記号

A

庁内整理番号

7259-5J
6942-5K
8020-4M

⑭ 公開 平成4年(1992)4月23日

H 04 L 13/00 3 1 3 ※
審査請求 未請求 請求項の数 2 (全5頁)

⑮ 発明の名称 回線品質検出方法

⑯ 特 願 平2-242672

⑰ 出 願 平2(1990)9月14日

⑱ 発 明 者 本 田 俊 二 東京都千代田区内幸町1丁目1番6号 日本電信電話株式会社内
⑲ 発 明 者 久 保 田 周 治 東京都千代田区内幸町1丁目1番6号 日本電信電話株式会社内
⑲ 発 明 者 守 倉 正 博 東京都千代田区内幸町1丁目1番6号 日本電信電話株式会社内
⑲ 発 明 者 加 藤 修 三 東京都千代田区内幸町1丁目1番6号 日本電信電話株式会社内
⑳ 出 願 人 日本電信電話株式会社 東京都千代田区内幸町1丁目1番6号
㉑ 代 理 人 弁理士 山川 政樹 外1名
最終頁に続く

明 細 書

1. 発明の名称

回線品質検出方法

2. 特許請求の範囲

(1) 受信側でビタビ復号器を用いる通信方式において、前記ビタビ復号器のバスメモリ部のn段目全てのバスメモリの状態を抽出し、この抽出したバスメモリの全ての状態が一致したとき全状態一致信号を送出し、この全状態一致信号の数を一定時間カウントすることにより回線の品質を検出することを特徴とする回線品質検出方法。

(2) 請求項1において、回線品質が悪い場合にはnを大きく、回線品質が良い場合にはnを小さくという具合に、回線品質に応じてnの値を適応的に切り替えると共に、切り替え後のn値および全状態一致信号のカウント数から回線の品質を検出することを特徴とする回線品質検出方法。

3. 発明の詳細な説明

(産業上の利用分野)

この発明は、受信側でビタビ復号器を用いる通

信方式において、ビタビ復号器のバスメモリ部のn段目全てのバスメモリの状態をもとに、回線の品質を検出する回線品質検出方法に関するものである。

(従来の技術)

第4図は再符号化方式を用いた従来の回線品質検出方法を示すブロック図である。任意の誤り訂正方式を用いる通信方式において、受信側では、受信信号を復調器11により復調し、その復調信号を復号器12により復号した後に、送信側と同様の符号器13により再び符号化を行う。再符号化された信号は加算器15の一端へ与えられる。加算器15の他端へは、復調器11からの復調信号が、遅延回路14を介して与えられる。ここで、遅延回路14は、復号器12および符号器13での所用時間分遅延させて、復調器11からの復調信号を加算器15へ与える。加算器15は、その一端へ与えられる再符号化信号と、その他端へ与えられる復調信号とを、加算する。こうすることにより、復号器12の復号結果が正しければ、加

算器15での加算結果は通信路上で誤っていれば「1」となり、誤っていなければ「0」となる。したがって、「1」の個数をゲート信号により規定される一定時間、カウンタ16によりカウントすることにより、通信路上でどれだけの誤りが発生しているか、すなわち回線品質を検出することができる。

第5図は軟判定復調データを用いた従来の回線品質検出方法を示すブロック図である。復調器21により復調されたアイパターンは、復号器22で軟判定復号を行うため、あらかじめ設定された軟判定しきい値により多値ビットで量子化される。第6図は3ビットで量子化する例を示している。アイパターンの開き具合は通信路品質に依存しており、通信路で誤りが発生した場合にはアイパターンが閉じる確率が高くなることから、アイパターンの開き具合、すなわち復号器22に入力される軟判定復調データを用いて、あらかじめ設定したスレショールドレベルに対する大小を比較することにより、回線品質の検出が可能となる。すな

わち、検出器23にて、スレショールドレベル S_1 、 S_2 ($S_1 > S_2$) と軟判定復調データの大きさを比較する。そして、 S_1 以下で S_2 以上のもの(アイパターンの閉じているもの)のパルス数、あるいは S_1 以上で S_2 以下のもののパルス数を、カウンタ24でカウントすることにより、回線品質を検出することができる。

〔発明が解決しようとする課題〕

しかしながら、再符号化方式を用いた回線品質検出方法(第4図)によると、再符号化するための符号器13と遅延回路14を必要とし、符号器13はさほどでもないが、遅延回路14の大型化が避けられないため、回路規模が大きくなるという欠点を有する。

また、軟判定復調データを用いた回線品質検出方法(第5図)によると、回路構成は簡単になるものの、測定精度が充分でないという欠点を有する。すなわち、この場合、検出器23へ設定するスレショールドレベルを非常に微妙な値とする必要があり(特に回線品質が良い場合)、回路の不

完全性・温度/電源の影響を受けやすく、精度良く回線品質を検出することができない。

〔課題を解決するための手段〕

本発明はこのような課題を解決するために提案されたもので、

その第1発明(請求項1に係る発明)は、受信側でビタビ復号器を用いる通信方式において、ビタビ復号器のバスメモリ部のn段目全てのバスメモリの状態を抽出し、この抽出したバスメモリの全ての状態が一致したとき全状態一致信号を送出し、この全状態一致信号の数を一定時間カウントすることにより回線の品質を検出するようにしたものである。

また、その第2発明(請求項2に係る発明)は、第1発明において、回線品質が悪い場合にはnを大きく、回線品質が良い場合にはnを小さくという具合に、回線品質に応じてnの値を適応的に切り替えると共に、切り替え後のn値および全状態一致信号のカウント数から回線の品質を検出するようにしたものである。

〔作用〕

したがってこの発明によれば、その第1発明によると、ビタビ復号器のバスメモリ部のn段目全てのバスメモリの状態が一致すると、全状態一致信号が送出される。そして、この全状態一致信号の数を一定時間カウントすることにより、回線の品質が検出されるものとなる。

また、その第2発明によると、回線品質に応じてnの値が適応的に切り替えられ、切り替え後のn値および全状態一致信号のカウント数から、回線の品質が検出されるものとなる。

〔実施例〕

以下、本発明に係る回線品質検出方法を詳細に説明する。

第1図(a)はこの回線品質検出方法の一実施例を示すブロック図であり、第1発明に対応する。すなわち、この実施例では、拘束長 $K=7$ 、符号化率 $R=1/2$ のビタビ復号器42を受信側で誤り訂正回路として用い、ビタビ復号器42から抽出した後述する全状態(64状態)分のバスメモリ

情報をもとに、回線品質を検出するものとしている。

ビタビ復号器42は、第2図に示すように、ACS部42-1、バスメモリ部42-2、最尤判定部42-3の三つから構成されており、バスメモリ部42-2ではACS部42-1からのバスセレクト信号に従いバスメモリ $P_{11} \sim P_{nn}$ の状態を更新している。つまり、各ACS回路 $ACS_1 \sim ACS_n$ では、ある時刻 i における受信信号からそれぞれの状態におけるもっともらしいバスを推定し、そのバスに対応する信号（「1」あるいは「0」）を判断して、それをバスセレクト信号としてバスメモリ部42-2へ送っている。バスメモリ部42-2では、バスメモリ P_{1i} （ $1 \leq n \leq$ バスメモリ長、 $1 \leq i \leq$ 状態数）に時刻 i における状態 i の復号情報が記憶されており、それがバスセレクト信号によって次々に更新されて行く。したがって、バスメモリ部42-2の1段目のバスメモリ $P_{11} \sim P_{n1}$ の状態は「1」、「0」が混在しているが、2段目、3段目・・・と復号が進むにつれて、送

信データの「1」または「0」に収束してゆく。一方、通信路に誤りがある場合には、復号が進んでもバスメモリ $P_{11} \sim P_{nn}$ の状態は「1」または「0」に収束しない確率が高くなる。 n （ $1 \leq n \leq$ バスメモリ長）段目のバスメモリ $P_{1n} \sim P_{nn}$ の全状態一致率（バスメモリ $P_{1n} \sim P_{nn}$ の全ての状態が「1」あるいは「0」である確率）と復号後誤り率との間には、第3図に一例を示すように、1対1の関係がある。したがって、 n 段目全てのバスメモリすなわちバスメモリ $P_{1n} \sim P_{nn}$ の「1」、「0」状態の分布を見ることにより、回線品質の推定が可能となる。第1図(a)の実施例では、バスメモリ部42-2の n 段目のバスメモリ $P_{1n} \sim P_{nn}$ の全状態が一致しているかどうかを判定基準にした例を示している。すなわち、ビタビ復号器42内のバスメモリ部42-2の n 段目全てのバスメモリ状態として、64状態数分のバスメモリ情報を抽出し、検出器43において全状態が一致しているか、すなわち全て「1」あるいは全て「0」かを検出する。検出器43では、図示せぬ6

4ビットアダーを用いこの結果が64もしくは0となっているかを検出する、あるいは図示せぬ64ビット入力OR回路および64ビット入力AND回路により全て「0」および全て「1」を検出する、といった方法によりバスメモリ部42-2の n 段目のバスメモリ $P_{1n} \sim P_{nn}$ の全ての状態が一致していることを検出し、全状態一致信号（1つの検出パルス）をカウンタ44に送る。カウンタ44では、ゲート信号によって規定される一定時間、検出器43からの全状態一致信号の数をカウントする。 n 段目のバスメモリ $P_{1n} \sim P_{nn}$ の全状態一致率と復号後誤り率との関係（第3図参照）はあらかじめメモリ45に書き込んでおき、カウンタ44でのカウント数によりその情報を呼び出す。こうすることにより回線品質を検出することができる。

このように、本実施例による回線品質検出方法によれば、第4図に示した従来の回線品質検出方法と比較して明らかなように、特に遅延回路14を必要としないため、回路規模を小さくすること

ができるようになる。また、本実施例による回線品質検出方法によれば、第5図に示した従来の回線品質検出方法と比較して明らかなように、スレショールドレベル S_1 、 S_2 を設定する必要がないので、回路の不完全性・温度/電源の影響を受けにくく、精度良く回線品質を検出することができるようになる。

第1図(b)は本発明に係る回線品質検出方法の第2実施例を示すブロック図であり、第2発明に対応する。この実施例においては、抽出するバスメモリ情報の段数を、回線品質に応じて適応的に切り替えるものとしている。第3図に示した20段目（ $n=20$ ）と40段目（ $n=40$ ）の例のように、何段目のバスメモリ情報を用いるかにより、全状態一致率と復号後誤り率との関係は異なる。このため、回線品質が悪いときは n を大きくして後段のバスメモリ情報を利用し、回線品質が良いときには n を小さくして前段から中段のバスメモリ情報を利用するという具合に、回線品質検出結果をビタビ復号器42へフィードバックし、抽出

するバスメモリ情報の段数すなわち n の値を切り替えることにより、その切り替え後の n 値およびカウンタ 44 でのカウント数（全状態一致信号のカウント数）から回線品質を検出することができ、これによって回線品質検出能力を改善することができるようになる。

（発明の効果）

以上説明したようにこの発明による回線品質検出方法によると、

その第 1 発明では、ビタビ復号器のバスメモリ部の n 段目全てのバスメモリの状態を抽出し、この抽出したバスメモリの全ての状態が一致したとき全状態一致信号を送出し、この全状態一致信号の数を一定時間カウントすることにより回線の品質を検出するようにしたので、小さい回路規模で精度良く回線品質を検出することができるという利点がある。

また、その第 2 発明では、回線品質に応じて n の値を適応的に切り替えると共に、切り替え後の n 値および全状態一致信号のカウント数から回線

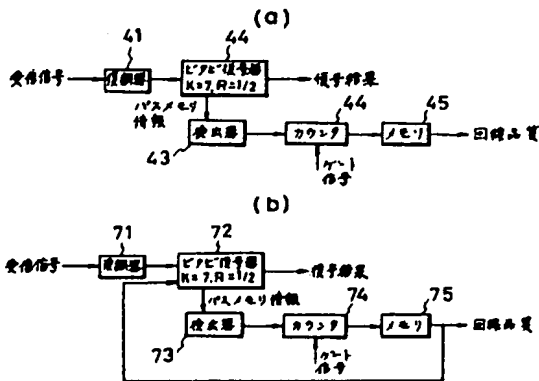
の品質を検出するようにしたので、上記第 1 発明の効果に加えて、回線品質検出能力を改善することができるという利点がある。

4. 図面の簡単な説明

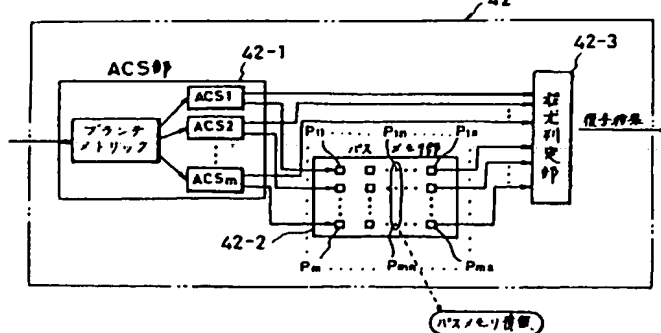
第 1 図 (a) は本発明に係る回線品質検出方法の一実施例を示すブロック図、第 1 図 (b) は本発明に係る回線品質検出方法の他の実施例を示すブロック図、第 2 図はビタビ復号器の構成を示すブロック図、第 3 図は全状態一致率と復号後誤り率との関係を示す図、第 4 図は再符号化方式を用いた従来の回線品質検出方法を示すブロック図、第 5 図は軟判定復調データを用いた従来の回線品質検出方法を示すブロック図、第 6 図は第 5 図に示した回線品質検出方法においてアイバターンを 3 ビットで量子化する例を示した図である。

42, 72・・・ビタビ復号器、42-1・・・ACS部、42-2・・・バスメモリ部、P₁₁～P_{1n}・・・バスメモリ、42-3・・・最尤判定部、43, 73・・・検出器、44, 74・・・カウンタ、45, 75・・・メモリ。

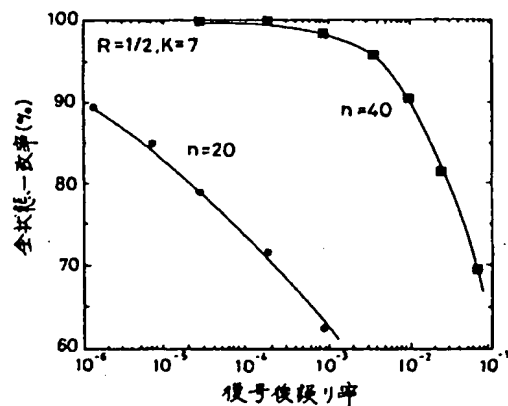
第 1 図



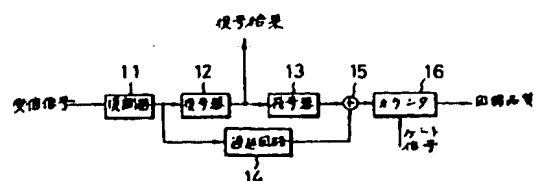
第 2 図



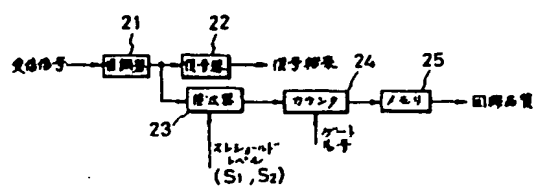
第 3 図



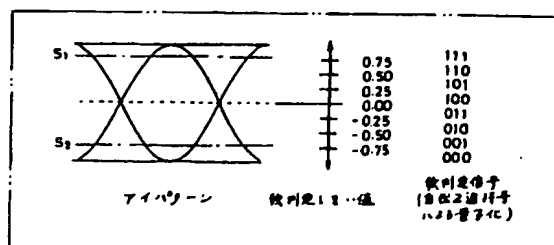
第 4 図



第 5 図



第 6 図



第 1 頁の続き

⑥Int. Cl. 5

H 04 L 25/02
29/14

識別記号

3 0 2 Z

庁内整理番号

8226-5K